

# **Systém Malých Elektronických Počítačov /SMEP/ v Československu**

## **H. Mikropočítačové systémy SMEP**

### **H.1 Rodina 8-bitových mikropočítačov SM 50/40-1 so zbernicou I-41 (SMEPII)**

#### **1. Architektúra**

##### **1.1. Inštrukčný súbor**

Inštrukčný súbor 8 bitových mikropočítačov SM 50/40-1 so zbernicou I-41 je definovaný inštrukčným súborom použitého mikroprocesora typu 8080. Ten obsahuje 78 základných inštrukcií o dĺžke 1, 2 alebo 3 byty. Inštrukcie je možné rozdeliť na inštrukcie prenosové, aritmetické, logické, inštrukcie vetvenia, pamäťové inštrukcie, vstupno-výstupné inštrukcie a riadiace inštrukcie. Inštrukcie umožňujú tri spôsoby adresovania operandov. Čas vykonania jednej inštrukcie pri hodinovom kmitočte 2 MHz je 2 000 až 8 500 ns .

##### **1.2. Zbernica I-41**

Zbernica I-41 zodpovedá zbernici definovanej normou IEEE – 796-1, ktorá vychádza zo zbernice Multibus I firmy Intel. Zbernica pracuje na princípe MASTER- SLAVE. Riadiaci MASTER modul generuje adresu a riadiace signály zbernice, podriadený SLAVE modul nemôže riadiť zbernicu. V 8-bitovej verzii zbernice I-41 je možné pripojiť max. tri MASTER moduly. Signály zbernice I-41 v 8-bitovej verzii je možné rozdeliť do nasledovných skupín:

- 16 jednosmerných adresných liniek
- 8 dvojsmerných dátových liniek
- 8 prerušovacích liniek
- 14 riadiacich liniek
- voliteľné a rezervné linky

Základný prerušovací systém je 8-úrovňový, vektorovaný a programovateľný.

Všetky linky mimo voliteľných a rezervných sú umiestnené na konektore K2, konektor K1 je vyhradený pre napájanie a pre voliteľné a rezervné linky.

## **2. Mikropočítačový systém SM 50/40-1 – CM 1625**

Bázový systém z rodiny 8 a 16 bitových modulárnych mikropočítačov SMEP so zbernicou I-41 v Československu. Základ systému bol vyvinutý vo Výskumnom ústave výpočtovej techniky v Žiline v r. 1980 a bol dodávaný zo ZVT Banská Bystrica od r. 1982 buď ako stavebnica osadených a oživených modulových dosiek formátu 2/3 dosky SMEP, alebo ako kazeta so zabudovanými zdrojmi a ventiláciou pre 8 štandardných 2/3 dosiek SMEP s konektormi a rozvedenou zbernicou I-41 s osadenými doskami, alebo v 19“ rošte so zabudovanými zdrojmi a ventiláciou, ktorý bolo možné zabudovať do 19“ stojanov SMEP, alebo iných štandardných 19“ stojanov podľa IEEE pre elektronické zariadenia.

Systém sa v ďalších rokoch postupne rozvíjal a dopĺňal.

Mikropočítačový systém SM 50/40-1 je určený najmä pre riadenie strojov, prístrojov a zariadení, v prevedení terminálová stanica pre zber a predspracovanie informácií a v prevedení Mikropočítačový Vývojový Systém MVS 80 pre vývoj aplikácií.

### **2.1 Jednodoskový mikropočítač SM 50/40-1**

Jednodoskový mikropočítač SM 50/40-1 obsahuje základný mikroprocesor 8080, riadenie zbernice I-41 v 8-bitovej verzii, 8-úrovňový prerušovací systém, umožňuje adresovať operačnú pamäť do 64 KB. Ďalej obsahuje zabudovanú operačnú pamäť RAM s kapacitou 2 KB a 4 KB EPROM, jeden sériový prenosový kanál IRPS alebo S2, 48 TTL vstupno-výstupných liniek napr. pre realizáciu 4 paralelných vstupno-výstupných kanálov IRPR a časovač. Doska má označenie SM 2138.

### **2.2. Pamäťové moduly**

- 16 KB DRAM, cyklus 640 ns, prístup 420 ns
- 16 KB CMOS RAM zálohovaná, cyklus 1 100 ns, prístup 950 ns
- 16 KB EPROM , cyklus 650 ns, prístup 550 ns
- Kombinovaná pamäť do 64 KB DRAM, cyklus 600 ns, prístup 420 ns. a EPROM do 16 KB, cyklus 650 ns, prístup 550 ns, spolu do celk. kapacity 64 KB

### **2.3. Riadiace jednotky periférnych zariadení**

- SM 2151+SM 2154 RJ vonkajšej pamäti na pružnom disku (2 mechanizmy), 2 x 256 KB, 250 Kbit/s
- SM 2143+SM 2158 RJ pripojenia neštandard. PZ (snímač DP FS 1501, dierovač DP DT 105, mozaiková tlačiareň C 2111, programátor PROM/EPROM pamäti PGM)

## 2.4. Komunikačné moduly

- SM 2150 4 sériové asynchrónne kanály IRPS alebo S2
- SM 2165 72 paralelných TTL vstupov/ výstupov

## 2.5. Moduly styku s technologickým procesom

- SM 1350 16 kanálový diferenciálny nízko úrovňový analógový multiplexer LLM
- SM 1352 diferenciálny program zosilňovač, vzorkovací zosilňovač, 12 bit ADC
- SM 1353 osem 8-bitových DAC s prúd. alebo napät'. výstupom A 08
- SM 1354 štyri 12-bitové DAC s prúd. alebo napät'. výstupom A 12
- SM 1355 48 diskretných galvanicky izolovaných vstupov/výstupov DIO
- SM 1356 8 galvanicky izolovaných čítačových vstupov CI
- SM 1357 32 galvanicky izolovaných prerušovacích vstupov II
- SM 1358 8 galvanicky izolovaných impulzných výstupov PO
- SM 1360 32 kanálový diferenciálny vysoko úrovňový analóg. multiplexer HLM
- SM 2170 32 bitový matematický modul pre DP a FP, pracujúci paralelne s CPU

## 2.6. Základné programové vybavenie, dodávané pre 8-bitové mikropočítačové systémy so zbernicou I 41:

- **ERČ 80** - exekutíva reálneho času pre prípravu aplikácií riadenia v reálnom čase. Programové moduly ERČ 80 môžu byť dopĺňované modulmi, napísanými v makroasembleri, BASIC 80, FORTRAN 80 alebo v PL/M 80. ERČ obsahuje tiež testovacie a diagnostické programy pre verifikáciu správnej funkcie cieľového systému a jeho diagnostiku

## 3. Mikropočítačový vývojový systém MVS 80

Vývojový systém MVS 80 bol vyrábaný v dvoch prevedeniach. Prvé MVS 80-I bolo orientované na snímač a dierovač diernej pásky a ako pamäťové médium používal diernu pásku, druhé MVS 80-II - ako pamäťové médium používal pružný disk a ako vonkajšiu pamäť používal pamäť na báze pružného disku. V oboch prípadoch bola základom konštrukcia terminálovej stanice so zabudovanou kazetou pre 8 štandardných 2/3 dosiek SMEP. Do kazety sa mimo dosky videotermínálu CM 1601 umiestňovali dosky procesora, pamäť 64 KB, RJ vonkajšej pamäť na pružnom disku alebo dosky riadenia neštandardných PZ, dve dosky obvodového emulátora MVE 80 a doska riadenia programátora pamätí PROM/EPROM typu PGM 08.

Vývojový systém MVS 80-I pracoval pod diernopáskovým operačným systémom LOS MVS 80, MVS 80-II pod diskovým operačným systémom DOS MVS 80, ktoré podporovali aj prácu obvodového emulátora MVE 80 a programátora pamätí PROM/EPROM typu PGM 08. K dispozícii boli aj prekladače z jazykov makroassembler a BASIC, pre DOS MVS 80 tiež PL/M 80, FORTRAN 80 a PASCAL 80.

### **3.1. Základné programové vybavenie, dodávané pre MVS 80:**

- **LOS MVS 80** diernopáskový operačný systém pre MVS 80 vrátane prekladačov z makroassembleru a BASIC-u 80
- **DOS MVS 80** diskový operačný systém pre MVS 80 vrátane prekladačov z jazykov makroassembler, BASIC 80, PL/M 80, FORTRAN 80 a PASCAL 80.
- Oba OS obsahovali tiež:
  - Riadiaci program pre obvodový emulátor MVE 80
  - Riadiaci program pre programátor pamätí PROM/EPROM typu PGM 08

## **4. Terminálová stanica na báze mikropočítača SM 50/40-1 (CM 1625.1601)**

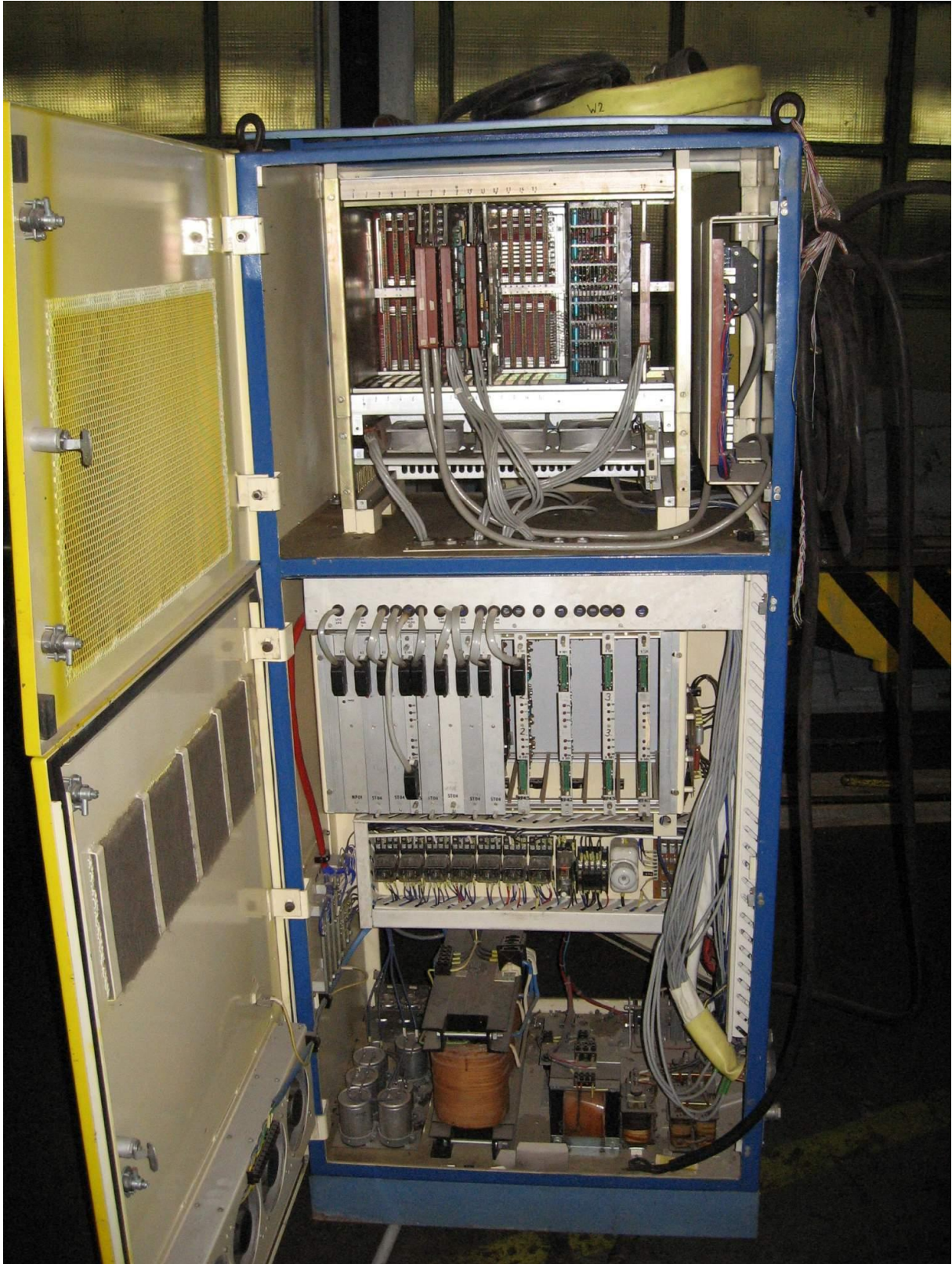
Na základe požiadaviek obchodníkov resp. užívateľov na lacné a jednoduché terminálové stanice VUVT Žilina vytvoril na báze MVS 80 aj terminálovú stanicu, osadenú mikropočítačom SM 50/40-1 s OP 64 KB, sériovými asynchrónnymi kanálmi IRPS, vonkajšou pamäťou na pružných diskoch a mozaikovou tlačiarňou. Túto stanicu bolo možné vybaviť operačným systémom MIKROS 80 a MIKROM 80.

### **4.1. Základné programové vybavenie, dodávané pre terminálovú stanicu CM 1625.1601:**

- **MIKROS 80** jednouchádzateľský diskový operačný systém s prekladačom z jazyka makroassembler, procesne orientovaný P/BASIC 80, graficky orientovaný G/BASIC 80, FORTRAN 80 a COBOL 80
- **MIKROM 80** viacúlohový viacuchádzateľský diskový operačný systém predstavuje rozšírenie systému MIKROS 80.

## Porovnanie 8-bitových mikropočítačov SM 50/40-1 s porovnateľnými svetovými výrobkami

Model	SM 50/40-1	SBC 80/20
Architektúra	Porovnateľná	Porovnateľná
Počet súč. sprac. dátových bitov	8	8
Operačná pamäť (max.kapacita KB)	64	64
Operačná pamäť (cyklus ns)	650	650
Kontrola OP	Parita	Parita
Čas ADD /8 bit/ (ns)	2 000	2 000
Počet inštrukcií	78	78
HW realizácia procesora (DPS)	2/3 SMEP	1 x SBC 80
Začiatok výroby	1982	1976





# **Systém Malých Elektronických Počítačov /SMEP/ v Československu**

## **H.2. Distribuovaný riadiaci systém SM 53/10 s magistrálovou zbernicou ILPS (SMEPII) orientovaný na riadenie technologických procesov v reálnom čase CM 1625.1004**

### **1. Architektúra**

#### **1.1. Funkčne a priestorovo distribuované počítače**

Väčšina moderných výrobných procesov má dnes charakter výrobných liniek rozložených v priestore. Do výrobných liniek vstupujú na vstupe ale aj v priebehu rôzne materiály charakteru polotovarov, na ktoré pôsobia ľudia resp. stroje nimi ovládané a energie, ktoré vstupné materiály pretvárajú do nového výrobku. Tieto pôsobenia sú obvykle priestorovo ale aj časovo rozdelené do oddelených postupných krokov -operácií, ktoré je žiadúce pre dosiahnutie optimálneho výsledného efektu ovplyvňovať -riadiť. Výhodné je toto riadenie robiť čo najbližšie k miestu, kde k technologickej operácii dochádza, a tak minimalizovať zložitosť riadiaceho systému a dopravné oneskorenia pri prenosoch riadiacich informácií.

Tejto filozofii je prispôsobený aj riadiaci systém SM 53/10. Pre jednotlivé operácie, ktoré je potrebné riadiť, sú vyčleňované samostatné riadiace systémy na báze počítačov, ktoré sú tu označované ako Terminály Styku s Procesom. Každý TSP riadi svoj vydelený úsek výrobných liniek resp. technologického procesu podľa zadaných parametrov, pričom zo svojho okolia dostáva vstupné údaje a svojmu okoliu odovzdáva výstupné údaje pre/zo svojho úseku.

Operátor technologického procesu, ktorý je zodpovedný za optimálnu výrobu na pridelených linkách (prípadne jej časti), má k dispozícii svoje riadiace pracovné miesto, realizované na báze počítača, ktoré mu poskytuje údaje o stave výrobného procesu v tvare, ktorý je pre neho najprehľadnejší, a umožňuje mu zadávať svoje príkazy do procesu a tak ho optimalizovať. V systéme SM 53/10 sú tieto počítačom realizované pracovné miesta označované ako Terminály Operátora Procesu. Podľa stupňa teoretického zvládnutia riadenia predmetného procesu mu TOP môže poskytovať pre jeho rozhodovania aj doporučené postupy riadenia alebo prepočítavať rôzne varianty a vyhľadávať optimum.

Ä

## 1.2. Zbernica ILPS

Zbernica ILPS je zodpovedná za prepojenie všetkých TSP a TOP v systéme SM 53/10 a preto sa kladie dôraz na jej správne fungovanie. Každý terminál musí byť preto od zbernice galvanicky oddelený, aby sa do systému neprenášali najrôznejšie poruchy, vyskytujúce sa v riadenom objekte. V prevádzkach, kde sa vyskytuje riziko poškodenia tejto magistrály, je možnosť túto zálohovať (trasovať ju aj iným smerom), aby nedošlo k jej súčasnému prerušeniu s hlavnou trasou.

Zbernica je fyzicky realizovaná vo forme koaxiálneho kábla. Na zbernicu je možné pripojiť teoreticky až 63 terminálov, maximálna dĺžka zbernice ILPS je obmedzená na 1 500 m, rýchlosť prenosu po zbernici je nastavená na 47 KB/s. Zbernica ILPS je štandardizovaná v SMEP a tento štandard vychádza z medzinárodných štandardov. Z pohľadu riadenia prenosu cez ILPS TOP-y v systéme SM 53/10 môžu byť v pozícii:

- centrálna stanica, ktorá aktívne riadi prevádzku cez zbernicu ILPS, periodicky zisťuje stav jednotlivých staníc, vyhodnocuje ich požiadavky na komunikáciu a podľa nich inicializuje/odovzdáva funkciu riadiacej stanice tomu, kto o to požiadal
- riadiaca stanica, ktorá na vyzvanie môže prevziať riadenie prevádzky cez zbernicu, prijme dáta pripravené podriadenou stanicou alebo odošle svoje dáta určenej podriadenej stanici
- podriadená stanica, ktorá participuje na komunikácii na základe výzvy riadiacej (prípadne centrálnej) stanice, ale sama nemôže prenos iniciovať.

Prenos cez ILPS je realizovaný vo forme upravenej HDLC procedúry, zabezpečenie prenosu je pomocou cyklického kódu CRC 16.

## 2. Terminály Operátora Procesu

Terminál operátora procesu je realizovaný ako problémovo orientovaná konfigurácia mikropočítača SM 50/40-1. Základná zostava v zníženom (1 200 mm) 19“ stojane vždy obsahuje:

- SM 1341 komunikačný modul ILPS pre I-41
- SM 2138 doska CPU SM 50/40-1 s I-41
- Doska operačnej pamäti
- Doska semigrafiky s farebným monitorom
- Dosky RJ vonkajšej pamäti na pružnom disku
- Technologická klávesnica
- Mozaiková tlačiareň



### 3. Terminály Styku s Procesom

Terminál styku s procesom je tiež realizovaný ako problémovo orientovaná konfigurácia mikropočítača SM 50/40-1. Základná zostava v nízkom 19“ stojane vždy obsahuje:

- SM 1341 komunikačný modul ILPS pre I-41
- SM 2138 doska mikropočítača SM 50/40-1 so zbernicou I-41
- Doska operačnej pamäti
- Doska diagnostického modulu s prerušovacím systémom
- Súbor modulov styku s technologickým procesom zo stavebnice SM 50/40-1:

- SM 1350 16 kanálový diferenciálny nízko úrovňový analógový multiplexer LLM

Modul obsahuje 16 kanálový bezkontaktný polovodičový diferenciálny analógový prepínač, pracujúci na princípe pamäťového kondenzátora. Je vhodný na prepínanie nízkoúrovňových (do max. 100 mV) napät'ových signálov z termočlánkov alebo s použitím snímačieho odporu z prúdových signálov 5 mA alebo 10 mA. Modul spolupracuje s modulom SM 1352, z ktorého dostáva všetky riadiace signály. Súčasťou modulu je tiež termostatovaný diferenciálny zosilňovač s programovateľným zosilnením.

- SM 1352 diferenciálny program. zosilňovač, vzorkovací zosilňovač, 12 bit ADC

Modul obsahuje 12 bitový analógovo-číslicový prevodník, riadenie multiplexerov a pripojenie na zbernicu I-41. Modul spolupracuje s nízkoúrovňovými a vysokoúrovňovými multiplexermi do celkového počtu 256 vstupov.

- SM 1353 osem 8-bitových DAC s prúd. alebo napät'. výstupom A 08  
Modul obsahuje číslicovo-analógové prevodníky s rýchlosťou prevodu do 50 mks, s napät'ovými výstupmi 0-5 V, 0-10 V, +- 5V, +- 10 V, alebo prúdovými výstupmi 0-5 mA, 0-10 mA, 0-20 mA, +- 5 mA, +- 10 mA, +- 20 mA.

- SM 1354 štyri 12-bitové DAC s prúd. alebo napät'. výstupom A 12  
Modul obsahuje číslicovo-analógové prevodníky s rýchlosťou prevodu do 50 mks, s napät'ovými výstupmi 0-5 V, 0-10 V, +- 5 V, +- 10 V alebo prúdovými výstupmi 0-5 mA, 0-10 mA, 0-20 mA, +- 5 mA, +- 10 mA, +- 20 mA.

- SM 1355 48 diskretných galvanicky izolovaných vstupov/výstupov DIO

Modul obsahuje 48 vstupných alebo výstupných diskretných, galvanicky oddelených signálov so vstupno-výstupnými napät'ovými úrovňami +24 v, + 48 V, -24 V, -48 V. Podľa podielu vstupov/výstupov a napät'ovej úrovne sa moduly vyrábali v prevedeniach SM 1355 A až F.

- SM 1356 16 galvanicky izolovaných čítačových vstupov CI  
Modul obsahuje 16 samostatných programovateľných 16-bitových čítačov s galvanicky oddelenými vstupmi. Podľa napät'ovej úrovne vstupných signálov sa moduly vyrábali v prevedeniach SM 1356 A (24 V) a SM 1356 B (48 V).
- SM 1357 32 galvanicky izolovaných prerušovacích vstupov II  
Modul obsahuje 31 + 1 opticky izolovaných vstupných liniek a obvody na riadenie prerušenia. Podľa napät'ovej úrovne vstupných signálov sa moduly vyrábali v prevedeniach SM 1357 A (24 V) a SM 1357 B (48 V).
- SM 1358 8 galvanicky izolovaných impulzných výstupov PO  
Modul generuje výstupné impulzy s programovateľným počtom impulzov alebo s programovateľnou šírkou impulzov., vhodných npr. pre riadenie analógových regulátorov alebo krokových motorov. Výstupy môžu byť na úrovni TTL alebo 24 V/200 mA bez alebo s galvanickým oddelením výstupného spínacieho tranzistora.
- SM 1360 32 kanálový diferenciálny vysoko úrovňový analóg multiplexer HLM  
Prídavný modul k ADC SM 1352 pre snímanie meraného napätia z 32 meraných miest. Mimo vlastného polovodičového multiplexera obsahuje tiež diferenciálny zosilňovač so zosilnením 1. Moduly sa vyrábali v prevedeniach SM 1360 A alebo B podľa typu použitého multiplexera. Rozsah vstupných meraných napätí: Unipolárne + 0,5 V, + 1 V, + 2,5 V, + 5 V alebo bipolárne +- 0,5 V, +- 1 V, +- 2,5 V, +- 5 V. Základná presnosť 0,1%, doba prevodu 50 mks, vstupný odpor 50 MO. Maximálny počet modulov pripojených na jeden prevodník SM 1352 je 8, t.j. jeden podsystém má možnosť pripojiť max. 256 meraných miest.
- SM 2170 32 bitový matematický modul pre DP a FP, pracujúci paralelne s CPU.  
Modul umožňuje prácu s 16 alebo 32 bitovými argumentami v pevnej rádovej čiarke alebo v pohyblivej rádovej čiarke prácu s 8-bitovým exponentom a 23-bitovou mantisou + 1 bit znamienko. Modul vykonával operácie sčítanie, odčítanie, násobenie, delenie, umocnenie a odmocnenie. Modul mal 16 pracovných registrov a jeho základom bol zákaznícky obvod, navrhnutý vo VUVT Žilina. Čas násobenia v pevnej rádovej čiarke – 15 mks, čas výpočtu odmocniny v pohyblivej rádovej čiarke – 205 mks.
- Káblové zakončenia

### **Základné programové vybavenie**

- **ERČ 80** – exekutíva reálneho času





# **Systém Malých Elektronických Počítačov /SMEP/ v Československu**

## **H.3. Rodina 16-bitových mikropočítačov M 16-1 so zbernicou I-41 (SMEP III)**

### **1. Architektúra**

#### **1.1. Inštrukčný súbor**

Inštrukčný súbor 16 bitových mikropočítačov M 16-1 so zbernicou I-41 je definovaný inštrukčným súborom použitého mikroprocesora typu 8086, ktorý realizuje celkom 116 inštrukcií. Inštrukcie môžu byť dvojoperandové, jednooperandové alebo bezoperandové. Mikroprocesor 8086 umožňuje spracovať 8-bitové znaky, 16-bitové slová, textové reťazce a dvojkovo kódované desiatkové čísla. Umožňuje adresovať fyzickú operačnú pamäť do 1 MB a adresovať 64 K vstupov/výstupov. Má možnosť pracovať vo viacprocesorovom režime, podporuje špecializovaný matematický koprocesor 8087.

#### **1.2. Zbernica I-41**

Zbernica I-41 je asynchrónna systémová zbernica, ktorá zodpovedá zbernici podľa normy IEEE – 796-1 a ktorá vychádza zo zbernice Multibus I firmy Intel.

Zbernica pracuje na princípe MASTER- SLAVE. Riadiaci MASTER modul generuje adresu a riadiace signály zbernice, podriadený SLAVE modul nemôže riadiť zbernicu. V 16-bitovej verzii zbernice I-41 je možné pripojiť max. tri MASTER moduly. Signály zbernice I-41 v 16-bitovej verzii je možné rozdeliť do nasledovných skupín:

- 24 jednosmerných adresných liniek
- 16 dvojsmerných dátových liniek
- 8 prerušovacích liniek
- 14 riadiacich liniek
- voliteľné a rezervné linky

Základný prerušovací systém je 8-úrovňový, vektorovaný a programovateľný.

Všetky linky mimo voliteľných a rezervných sú umiestnené na konektore K2, konektor K1 je vyhradený pre napájanie a pre voliteľné a rezervné linky.

## **2. Mikropočítačový systém M 16-1**

Rozšírený systém z rodiny 8 a 16 bitových modulárnych mikropočítačov SMEP so zbernicou I-41 v Československu. Základ systému bol vyvinutý vo Výskumnom ústave výpočtovej techniky v Žiline v r. 1985 a bol dodávaný zo ZVT Banská Bystrica od r. 1987 buď ako stavebnica osadených a oživených modulových dosiek formátu 2/3 dosky SMEP, alebo ako kazeta so zabudovanými zdrojmi a ventiláciou pre 5 štandardných 2/3 dosiek SMEP s konektormi a rozvedenou zbernicou I-41 alebo v 19“ rošte so zabudovanými zdrojmi a ventiláciou, ktorý bolo možné zabudovať do 19“ stojanov SMEP alebo iných štandardných 19“ stojanov podľa IEEE pre elektronické zariadenia.

Systém sa v ďalších rokoch postupne rozvíjal a dopĺňal.

Minipočítačový systém M 16-1 bol určený najmä pre riadenie strojov, prístrojov a zariadení, pre ktoré bola dodávaná ERC 86, v prevedení terminálová stanica a v prevedení Mikropočítačový Vývojový Systém MVS 86 aj pre vývoj aplikácií.

### **2.1 Jednodoskový mikropočítač systému M 16-1 – CM 2605.**

Jednodoskový mikropočítač systému M 16-1 obsahuje základný mikroprocesor 8086, riadenie zbernice I-41 v 16-bitovej verzii, 8-úrovňový prerušovací systém, voliteľný matematický koprocessor 8087, dvojprístupovú operačnú pamäť DRAM s kapacitou 32 KB, 8 KB EPROM pamäti, jeden sériový prenosový kanál IRPS alebo S2, 48 TTL vstupno-výstupných liniek npr. pre realizáciu 4 paralelných vstupno-výstupných kanálov a časovač.

### **2.2. Pamäťový modul**

- 128 KB DRAM, cyklus 700 ns, prístup. doba 660 ns s pamäťovými prvkami 16 Kbit resp. 512 KB DRAM s pamäťovými prvkami 64 Kbit.

### **2.3. Vonkajšie pamäti**

- podsystém vonkajšej pamäti na pružnom disku (2 mechanizmy) s dvojnásobnou hustotou záznamu, 2 x 512 KB, 500 Kbit/s
- konverzný modul ku podsystému kazetovej diskovej pamäti 10 MB pre Spoločnú zbernicu na zbernicu I-41 a
- konverzný modul ku podsystému 1/2“ magnetickej páskovej pamäti pre Spoločnú zbernicu na zbernicu I-41

#### **2.4. Rýchly komunikačný modul pre distribuované systémy**

- rýchly komunikačný modul s výstupom na zbernicu I-41, pracujúci v režime DMA, s rýchlosťou prenosu dát až do 500 Kbit/s.

#### **2.5. Vstupno-výstupné moduly a moduly styku s procesom**

- boli prevzaté zo SMEP II všetky požadované vstupno-výstupné moduly a moduly styku s procesom s výstupom na 8-bitovú zbernicu I-41 a adaptované na 16-bitovú zbernicu I-41.

#### **2.6. Základné programové vybavenie, dodávané pre systém M 16-1:**

- **ERČ 86** - exekúcia reálneho času pre prípravu aplikácií riadenia v reálnom čase

### **3. Mikropočítačový vývojový systém MVS 86 - (MVS III)**

Vývojový systém MVS 86 bol vyrábaný v dvoch prevedeniach. Prvé bolo orientované na vonkajšiu pamäť na báze pružného disku s dvojnásobnou hustotou zápisu (MVS 86 – I) a druhé na podsystém kazetového disku (MVS 86 – II). V oboch prípadoch bola základom konštrukcia 19“ roštu, zabudovaného do nízkeho (1 200 mm) 19“ stojanu SMEP.

Do roštu sa zabudovávali aj dosky obvodového emulátora MVE 86 a pripojenia programátora pamätí PROM/EPROM. Do nízkeho 19“ stojanu sa zasúvali aj rošty mechanizmov vonkajších pamätí.

Vývojový systém MVS 86 pracoval pod operačným systémom DOS MVS 86, ktorý podporoval aj prácu emulátora MVE 86 a programátora pamätí PROM/EPROM typu PGM 08. K dispozícii boli aj prekladače z jazykov makro-assembler a PL/M – 86.

#### **3.1. Základné programové vybavenie, dodávané pre MVS 86:**

- **DOS MVS 86** diskový operačný systém pre MVS 86 vrátane:  
- riadiaci program pre obvodový emulátor **MVE 86**  
- riadiaci program pre programátor pamätí PROM/EPROM typu **PGM 08**

### **4. Terminálová stanica na báze mikropočítača M 16-1**

Na základe požiadaviek obchodníkov resp. užívateľov na lacné a jednoduché terminálové stanice, VUVT Žilina vytvoril na báze MVS 86 aj terminálovú stanicu, osadenú mikropočítačom M 16-1 s OP do 512 KB, sériovými



asynchrónnymi kanálmi IRPS, vonkajšou pamäťou na pružných diskoch alebo kazetovou diskovou pamäťou a mozaikovou tlačiarňou.

#### **4.2. Základné programové vybavenie, dodávané pre terminálovú stanicu na báze M 16-1:**

**MIKROS 86** - jednouchybný operačný systém s prekladačmi z jazykov MACRO, BASIC, FORTRAN, COBOL, PL/1 a PASCAL,

#### **Porovnanie 16-bitových mikropočítačov M 16-1 s porovnateľnými svetovými výrobkami**

<b>Model</b>	<b>M 16-1</b>	<b>SBC 86/14</b>
Architektúra	Porovnateľná	Porovnateľná
Počet súč. sprac. dátových bitov	16	16
Max. adresovateľná operačná pamäť (MB)	16	16
Operačná pamäť (cyklus ns)	650	650
Čas ADD /16 bit/ (ns)		
Počet inštrukcií	116	116
HW realizácia modulu procesora (DPS)	2/3 SMEP	1 SBC 86
Začiatok výroby	19	19

# **Systém malých elektronických počítačov /SMEP/ v Československu**

## **H.4. Modulárna Mikropočítačová Stavebnica (MMS) (SMEP III)**

### **1. Úvod**

Modulárna mikropočítačová stavebnica je určená k vtváraniu riadiacich systémov priemyselných robotov a manipulátorov, výrobných strojov a automatizovaných systémov riadenia technologických procesov. Pri formulovaní zadania na MMS boli zohľadňované požiadavky väčšiny potencionálnych čsl. používateľov, ktorí žiadali stavebnicu riešiť s maximálnou možnou kompatibilitou so stavebnicami AMS/SMP firmy Siemens.

MMS druhej generácie preto prijala formáty dosiek jednoduchého alebo dvojnásobného EURO formátu, t.j. dosky 3U (100 x 160 mm) resp. dosky 6U (232,35 x 160 mm) z doporučeného radu formátov dosiek plošných spojov IEC.

Stavebnica MMS tak vlastne predstavuje dve mikropočítačové stavebnice, ktoré na seba navzájom nadväzujú a umožňujú realizovať otvorené dvojúrovňové systémy s možnosťou ďalšieho rozvoja na oboch úrovniach, no umožňujú aj autonómne využívanie.

MMS je založená na mikroprocesoroch resp. jednočipových mikropočítačoch typov 2086, 8088 a 8751.

### **2. MMS so zbernicou OSS(MMS)**

je určená pre realizáciu malých monoprocessorových riadiacich systémov a vstupno/výstupných podsystémov do stavebnice MMS so zbernicou I-41(MMS). Moduly sú realizované na doskách formátu 3U

Zbernica OSS(MMS) je monoprocessorová asynchrónna zbernica, pracujúca na princípe dopyt-odpoveď. Obsahuje 8 alebo 16 dátových vodičov (podľa implementácie v konkrétnom module) a 20 adresných vodičov. Prerušovací systém je mnohoúrovňový, prioritný. Stavebnica v prvej etape obsahovala tieto funkčné moduly:

#### **2.1 Základný modul na báze jednočipového mikropočítača na čipe 8751 (8051, 8031) obsahuje tieto funkčné bloky:**

- blok mikropočítača s pevnou pamäťou ROM/EPROM 4 KB, statickou pamäťou RAM 256 B, programovateľným sériovým kanálom a 2 čítačmi
- blok rozširujúcej pevnej pamäti EPROM 8 KB
- blok rozširujúcej pamäti SRAM 2 KB
- blok paralelných vstupov/výstupov typu 8255
- blok riadenia systémovej zbernice OSS(MMS)

Modul umožňuje adresáciu operačnej pamäti do 64 KB, napájanie je zo zdroja 5V.

Základom programového vybavenia je exekutíva reálneho času ERČ 51

## **2.2 Základný modul na báze mikroprocesora 8088 obsahuje tieto funkčné bloky:**

- blok mikroprocesora 8088 s obvodmi 8284 a 8288, hodinová frekvencia 5 MHz
- blok voliteľného aritmetického koprocessora 8087
- blok riadenia systémovej zbernice OSS(MMS)
- blok operačnej pamäti SRAM 4KB
- blok pevnej pamäti EPROM 16 KB
- blok riadenia DMA s obvodom 8257

Modul umožňuje adresáciu operačnej pamäti do 1 MB, napájanie je zo zdroja +5 V. Základom programového vybavenia je exekutíva reálneho času ERČ 88.

## **2.3 Modul sériových vstupov/výstupov, ktorý obsahuje tieto obvody\_**

- dva sériové programovateľné obvody 8251
- jeden časovací obvod 8253
- jeden obvod prioritného výberu 8259

Oba sériové kanály sú zakončené rozhraním CCITT V.24 a IRPS

## **2.4 Modul paralelných vstupov/výstupov (TTL), ktorý obsahuje tieto obvody:**

- dva paralelné programovateľné obvody 8255
- jeden obvod prioritného výberu 8259
- vstupy a výstupy do prostredia sú vedené cez obojsmerné budiče 8286.

Modul, ktorý realizuje 48 paralelných vstupov/výstupov, umožňuje tiež realizáciu rozhrania IRPR-M.

## **2.5 Modul galvanicky oddelených vstupov/výstupov (20 mA/0,5A), ktorý obsahuje:**

- 8 galvanicky oddelených vstupov so vstupným rozsahom 24 V/20 mA
  - 12 galvanicky oddelených výstupov s výstupným rozsahom 24 V/0,5 A.
- Galvanicky oddelené vstupy/výstupy sú napájané z pripojených obvodov.

## **2.6 Modul galvanicky oddelených výstupov so spínačmi 24 V/2 A, ktorý obsahuje:**

- 8 galvanicky oddelených diskretných výstupov so spínačmi do max. záťaže 24 V/ 2 A

Galvanicky oddelené výstupy sú napájané z pripojených obvodov

## **2.7 Modul pripojenia ITČ, ktorý umožňuje pripojenie** -dvoch inkrementálnych rotačných čidiel rady IRČ 1 200

### **3. MMS so zbernicami I-41(MMS) a OSS(MMS)**

Táto časť stavebnice MMA obsahuje procesorové, pamäťové a vstupno/výstupné moduly so zdvojenou sústavou systémových zbernic:

- multiprocessorovú zbernicu typu „multi master“ I-41 (MMS) na konektore K1 a
- monoprocessorovú zbernicu OSS(MMS) na konektore K2

Mimo špecifických modulov tejto časti stavebnice je v nej možné použiť aj všetky vstupno-výstupné moduly so zbernicou OSS(MMS)

Zbernica I-41 (MMS) je multiprocessorová asynchrónna systémová zbernica, pracujúca na princípe dopyt-odpoveď. Logicky aj elektricky je ekvivalentná systémovej zbernici I-41 podľa NM VT 103-86, resp. podľa IEEE 796 (MULTI-BUS I). Obsahuje 16 dátových vodičov a 24 adresných vodičov. Prerušovací systém je 8-úrovňový, prioritný. Multiprocessorový prerušovací systém používa sériový prioritný výber.

Moduly sú realizované na doskách 6U.

#### **3.1 Základný modul na báze mikroprocesora typu 8086 obsahuje tieto funkčné bloky:**

- blok mikroprocesora 8086 s podpornými obvodmi 8224 8228 s hodinovou frekvenciou 5 MHz
- blok voliteľného aritmetického koprocessora 8087 a koprocessora 8089
- blok riadenia systémovej zbernice I-41(MMS)
- blok riadenia systémovej zbernice OSS(MMS)
- blok pamäti SRAM – dve 28 pinové päťice (8 KB)
- blok pevnej pamäti EPROM – dve päťice po 28 pinov (64 KB)
- blok sériového programovateľného komunikačného kanála s IO 8251
- blok paralelného programovateľného kanála s IO 8255
- blok programovateľného časovača (8253)
- blok 8.úrovňového vektorového prerušovacieho systému (8259A)

Modul umožňuje adresáciu operačnej pamäti do 16 MB cez zbernicu I-41 (MMS) resp. 1 MB cez zbernicu OSS(MMS).

Základom programového vybavenia je exekutíva reálneho času ERČ 86.

#### **3.2 Modul dvojprístupovej operačnej pamäti DRAM 256 KB**

Pamäť v organizácii 128 K 18, použité sú pamäťové prvky typu 4164, kontrola pamäti je paritou po slabikách. Jeden prístup je realizovaný zo zbernice I-41 (MMS), druhý prístup je zo zbernice OSS (MMS).

### **3.3 Modul dvojprístupovej kombinovanej pamäti SRAM/EPROM**

Operačná pamäť má tiež realizovaný prístup z oboch zberníc. Pamäťové prvky sa osadzujú do osem 28-pinových päťíc. Pre pamäťové prvky CMOS RAM je zabezpečené batériové zálohovanie.

### **3.4 Modul riadenia amäti na pružnom disku**

Modul umožňuje pripojenie 1 až 4 mechanizmy pamäti na pružnom disku na systémovú zbernicu I-41(MMS). Základom modulu je obvod 8272, pre riadenie DMA je použitý obvod 8257, pre riadenie zbernice I-41(MMS) obvod 8287.

Pripojené môžu byť mechanizmy s priemerom 200 aj 130 mm, s jednoduchou (FM) aj dvojitou (MFM) hustotou záznamu s rozhraním IGMD. Doporučovaný typ mechanizmov s priemerom 130 mm a nefotmátovanou kapacitou 500 KB je MF 540 z MLR, ED 505 SL z PLR alebo CM 7125 zo Zbrojovky Brno.

Modul je realizovaný na jednej doske 6U, napájanie zo zdroja 5 V.

### **3.5 Modul kombinovaných sériových a paralelných programovateľných vstupov/výstupov.**

Modul obsahuje dva sériové programovateľné obvody 8251, ťasovací obvod 8253, tri paralelné programovacie obvody 8255 a dva obvody prioritného výberu 8259. Oba sériové programovateľné kanály sú zakončené rozhraním podľa CCITT V.24 aj IRPS, ktorýkoľvek z 72 paralelných diskretných signálov môže byť použitý ako vstup alebo výstup, alebo môžu byť použité na vytvorenie rozhrania IRPR-M.

Modul je realizovaný na jednej doske 6U, napájanie je zo zdroja 5V a +-12V.

### **3.6 Modul systémových funkcií**

Modul obsahuje obvody kontroly napájacích napätí 5V a +-12V a indikácie a kontroly riadiacich signálov vrátane generovania signálu BUS TIME OUT ďalej prostriedky inicializácie systému a obvody hodín reálneho času (RTC).

Modul je realizovaný na jednej doske 3U.

## **4. Multiprocisorové systémy na báze MMS**

MMS umožňuje vytváranie dvoch typov multiprocisorových systémov:

4.1 Multiprocisorové systémy so zbernicou I\_41(MMS). Realizujú sa pridávaním základných modulov na báze mikroprocesor 8086. Doporučuje sa realizovať systémy s tzv. funkčnou distribúciou.

4.2 Multiprocisorové systémy s dvojprístupovou pamäťou .

Základné programové vybavenie sa vytvára na báze tzv. multiprocisorovej exekutívy reálneho času MERČ-800.