

Systém Malých Elektronických Počítačov /SMEP/ v Československu.

G. 32 bitový minipočítač SMEP so Spoločnou zbernicou SM 52/12

1. Architektúra

Minipočítačom SM 52/12 bola v Systéme malých elektronických počítačov prijatá nová architekturná línie 32 bitových minipočítačov, charakterizovaná paralelným spracovaním 32 bitových údajov a adresy, výkonným organizátorom pamäti a operačnými systémami pracujúcimi s virtuálnou pamäťou. SM 52/12 je možné charakterizovať ako systém riadenia procesov v reálnom čase, ktorý poskytuje možnosť rýchlej diagnostiky a automatickej obnovy činnosti pri výpadku programu, technického vybavenia alebo napájania.

Systém SM 52/12 má realizovaný režim kompatibility, ktorý mu umožňuje vykonávať väčšinu inštrukcií 16 bitových počítačov SMEP typu SM 3-20 a SM 4-20.

1.1. Inštrukčný súbor

Inštrukčný súbor 32 bitových minipočítačov SMEP so Spoločnou zbernicou je možné charakterizovať ako ortogonálny systém 244 výkonných CISC inštrukcií, pracujúcich so širokou škálou typov dát, elegantným súborom adresných módov, pracujúcich s organizátorom pamäti, ktorý umožňuje stránkovať pamäť požadovanej veľkosti, s veľmi veľkým virtuálnym adresným priestorom až 4 GB.

Vlastné inštrukcie je možné rozdeliť na:

- Inštrukcie pre manipuláciu s aritmetickými a logickými typmi dát
 - dáta v pevnej rádovej čiarke, ktoré môžu byť spracovávané inštrukciami nad 8-bitovými bajtami, 16-bitovými slovami, 32-bitovými dvojslovami a niektoré aj nad 64-bitovými štvorslovami,
 - dáta v pohyblivej rádovej čiarke v jednoduchej a dvojnásobnej presnosti,
 - zbalené desiatkové a nezbalené numerické reťazce až do 31 desiatkových čísiel,

- znakové reťazce do 64 KB,
- bity a bitové polia premenlivej dĺžky do 32 bitov
- Inštrukcie pre prácu so špeciálnymi druhmi dát ako sú inštrukcie pracujúce s frontami, inštrukcie manipulujúce s adresami, inštrukcie pre nastavenie a odpamätanie univerzálnych registrov, ktoré majú rozšírené použitie v operačnom systéme VOS
- Inštrukcie riadiace tok programu ako sú inštrukcie podmienkového vetvenia, volanie programov a podprogramov, skokov a procedúr
- Inštrukcie pre rýchle vykonávanie špeciálnych funkcií operačného systému
- Inštrukcie slúžiace špeciálne pre implementáciu vo vyšších programovacích jazykoch

Mimo vlastných inštrukcií inštrukčný súbor obsahuje aj súbor inštrukcií SM 3-20 a SM 4-20 pre zabezpečenie kompatibility so 16-bitovými počítačmi so Spoločnou zbernicou.

Adresovanie inštrukcií je virtuálne ľubovoľné, nie sú stanovené pevné formáty alebo iné obmedzenia čo sa týka operandu pre určitú inštrukciu alebo inštrukcie samotnej.

Inštrukcie ako aj dáta majú premenlivú dĺžku.

Procesor CM 1505 poskytuje 9 adresných módov, ktoré používajú obecné registre k určeniu bunky operandu. Sedem z nich je v podstate identických s adresnými módami, používanými v SM 3-20, SM 4-20, dva nové sú špecifické a to indexovaný a literálny.

1.2. Synchronná systémová zbernica

Synchronná systémová zbernica je komunikačný systém 32 bitových minipočítačov SMEP SM 52/12, prostredníctvom ktorého komunikujú jednotlivé funkčné bloky počítača navzájom. Na synchronnú systémovú zbernicu sú pripojené okrem hlavného procesora s FPP a s inteligentným konzolovým mikropočítačom SM 50/50-1 dve riadiace jednotky operačnej pamäti, každá s kapacitou do 16 MB a dva až štyri adaptéry Spoločnej zbernice. Všetky prídavné zariadenia sa do systému pripájajú cez adaptéry Spoločnej zbernice. V základnej zostave sa cez prvý adaptér Spoločnej zbernice pripojujú rýchle vonkajšie pamäti pracujúce v režime DMA, a cez druhý adaptér sa pripojujú ostatné zariadenia ako napr. terminálový komunikačný podsystem, pozostávajúci z asynchrónnych adaptérov QASAD, asynchrónnych multiplexerov AMUX, podporovaných komunikačným procesorom KOMPRO a pod.

Prenos dát sa teda môže uskutočňovať medzi:

- procesorom a pamäťou
- procesorom a adaptérom Spoločnej zbernice
- adaptérom Spoločnej zbernice a pamäťou

Synchrónna systémová zbernica pracuje synchrónne s procesorom, t.j. pracuje s pevným taktom 200 ns. Tým je určená max. (teoretická) prenosová rýchlosť zbernice na 13,3 MB/s (jeden cyklus prenosu adresy, dva cykly prenosu 64-bitového štvorslova). Zbernica má celkom 84 signálnych vodičov, z ktorých 32 je vyčlenených pre prenos adresy alebo dát, 16 pre žiadosti o prenos, 4 pre žiadosti o prerušenie a ostatné sú pre riadenie prenosu.

2. Vysokovýkonný 32-bitový minipočítačový systém SM 52/12 – CM 1505

Systém bol vyvinutý vo Výskumnom ústave výpočtovej techniky v Žiline v r. 1984 a bol dodávaný zo ZVT Námestovo od r. 1986 v špecializovanom dvojitom stojane SMEP. V roku 1985 realizoval VUVT Žilina výrobu 10 ks opakovaných prototypov systémov SM 52/12.

32-bitový minipočítačový systém SM 52/12 je určený najmä pre vytváranie hierarchických riadiacich systémov organizácií a hierarchických systémov automatizovaného projektovania. (SAPR).

2.1 Procesor systému SM 52/12

Procesor systému SM 52/12 je vysokovýkonný mikroprogramovo riadený procesor, ktorý vykonáva široký súbor vlastných inštrukcií s premenlivou dĺžkou vo vlastnom režime, ako aj súbor nepriviligovaných inštrukcií SM 3/20, SM 4/20 v kompatibilnom režime. Procesor používa 32 bitové adresy a spracovávané dáta, takže umožňuje adresovať 4 GB virtuálny adresný priestor. Organizátor pamäti prekladá virtuálnu adresu do fyzického adresného priestoru podľa potreby operačného systému. Procesor obsahuje šestnásť 32 bitových univerzálnych registrov, z ktorých 4 majú aj špeciálne určenie.

Procesor systému SM 52/12 obsahuje tiež tri samostatné "cache systémy":

- 8 KB cache operačnej pamäti obsahuje rýchlu dvojcestnú asociatívnu pamäť s organizáciou 1 K 64 + asociatívne bity s priemerným „hit rate“ 95 %
- inštrukčný buffer, pozostávajúci z 8 bajtového buffera, ktorý umožňuje procesoru čítať a dekodovať nasledujúcu inštrukciu v priebehu vykonávania bežnej inštrukcie

- zaznamenávač prekladu adresy, ktorý obsahuje 128 virtuálno-fyzických adresných transformácií, ktoré budú pravdepodobne použité s priemerným „hit rate“ 97 %

Urýchlenie vykonávania inštrukcií s pohyblivou rádovou čiarkou umožňuje HW realizovaný akceleračný FPP procesor, ktorý pracuje paralelne s hlavným procesorom. Procesor systému SM 52/12 tak môže spracovávať niekoľko činností simultánne, npr. okrem spracovávania 32 bitovej adresy môže súčasne spracovávať dvojslovné operandy a v FPP 64 bitové operandy v FPP formáte.

Voliteľná 12KB diagnostická riadiaca pamäť WDCS umožňuje konzolovému diagnostickému podsystému verifikovať kritické časti systému (npr. procesor, synchronná zbernica systému, riadenie podsystému operačnej pamäti, konzolový podsystém,...

Voliteľná 12 KB užívateľská zapisovateľná riadiaca pamäť WCS umožňuje užívateľom vytvárať špecializované užívateľské funkcie za účelom zvýšenia rýchlosti a rýchlosti v jeho špeciálnych aplikáciách.

Procesor a organizátor pamäti umožňujú prácu v 4 režimoch: kernel, executive, supervisor a user, z nich prioritne najnižší je user – užívateľský režim. Obsiahnutý organizátor pamäti umožňuje relokáciu a ochranu pamäti vo viac užívateľskom režime. Procesor zabezpečuje tiež riadenie a pridelovanie Synchronnej systémovej zbernice.

K procesoru je pripojený konzolový podsystém, realizovaný na báze mikropočítača SM 50/50-1 s pružným diskom a videoterminálom CM 7202 M.1 ako operátorskou konzolou.

Procesor je realizovaný na predĺžených 3/3 doskách SMEP.

2.2. Podsystém polovodičovej operačnej pamäti systému SM 52/12

Systém SM 52/12 obsahuje dva identické podsystémy operačnej pamäti, ktoré môžu pracovať v režime prekrývania. V takom prípade musia byť oba podsystémy rovnako nakonfigurované. Pamäť je typu ECC, t.j. umožňuje detekciu všetkých dvojbitových chýb a detekciu a samoopravu všetkých jednobitových chýb.

Každý podsystém obsahuje jednu dosku riadenia a 1 až 16 dosiek pamäťového poľa s kapacitou 256 KB pri pamäťových prvkoch 16 Kbit, alebo 1 MB pri pamäťových prvkoch 64 Kbit. Pamäťové pole je realizované ako 64-bitové pamäťové dátové pole plus 8 kontrolných bitov ECC. Znamená to, že pamäť pri každom čítaní alebo zápise pracuje vždy so 64-bitovým štvorslovom. Doska riadenia obsahuje mimo riadiacich obvodov ECC pamäti tiež rýchlu pamäť ROM s kapacitou 1 K 32, ktorá je zaradená do adresného priestoru pre I/O. Táto ROM pamäť obsahuje bootstrap program, ktorý sa môže adresovať počas uvádzania systému do chodu.

Pamäť umožňuje čítanie 32-bitového dvojslova alebo 64-bitového štvorslova, resp. zápis bajtu alebo série za sebou nasledujúcich alebo aj nesusediacich bajtov do max. počtu 8.

Minimálna kapacita celého podsystemu v režime prekrývania pri pamäťových prvkoch 16 Kbit je 512 KB, maximálna 8 MB a pri použití pamäťových prvkov 64 Kbit je minimálna kapacita 2 MB a maximálna kapacita 32 MB.

Pamäťový podsystem je vybavený batériovým zálohovaním, ktoré zabezpečuje uchovanie informácie v pamäti pri výpadku napájania do 2 hodín.

Pamäť pracuje synchronne s hodinovými cyklami zbernice, doba cyklu jedného podsystemu je 800 ns, prístupová doba je 650 ns.

2.3. Adaptér Spoločnej zbernice systému SM 52/12

Adaptér Spoločnej zbernice vytvára nad Synchronnou systemovou zbernicou prostredie identické so Spoločnou zbernicou 16 bitových počítačov SMEP.

V systéme SM 52/12 sú dodávané v základnej konfigurácii dva adaptéry Spoločnej zbernice, jeden je predurčený pre pripojovanie rýchlych vonkajších pamätí, pracujúcich v režime DMA, na druhý sa pripájajú ostatné zariadenia. Do systému je možné celkom zabudovať štyri adaptéry, npr. za účelom zvýšenia dátovej priepustnosti vonkajších pamätí.

2.4. Prídavné zariadenia systém SM 52/12 v základnej zostave:

V základnej zostave:

Cez prvý adaptér Spoločnej zbernice sa pripája:

- podsystem veľkokapacitných diskových pamätí, obsahujúci riadiacou jednotkou CM 5122 a 2 mechanizmy VKDP 200 MB typu EC 5067.02

Cez druhý adaptér Spoločnej zbernice sa pripájajú:

- podsystem 1/2" magnetickej páskovej pamäti so záznamom NRZ I/PE, obsahujúci riadiacu jednotku CM 5012 a 2 mechanizmy MPP typu CM 5311 (alebo CM 5308)
- AMUX CM 8511 - asynchronny multiplexer pre 16 sériových kanálov IRPS.
- PAD 8 CM 6002 s riadkovou tlačiarňou CM 6313

2.5. Základnú zostavu je možné rozšíriť o všetky dodávané zariadenia pre 16bitové minipočítačové systémy SMEP so SZ:

Jedná sa hlavne o pripájanie týchto zariadení:

- ďalších mechanizmov magnetických diskových pamätí EC 5067.02 (do 4)
- ďalších mechanizmov ½“magnetických páskových pamätí CM 5311(do 4)
- ďalších asynchrónnych multiplexerov pre celkom do 64 videoteminálov
- komunikačných procesorov KOMPRO – CM 2401.0510
- synchrónnych adaptérov SAD – CM 8506
- rýchlych synchrónnych adaptérov SAD CM 0510.8525 s integrovaným modemom 1 Mbit/s na vzdialenosť do 2 km pre vytváranie hierarchických viacpočítačových systémov

2.6. Špeciálne pre systém SM 52/12 boli vyvinuté tieto zariadenia s výstupom na SZ:

2.6.1. Programovateľné multifunkčné komunikačné zariadenie pre SM 52/12 – CM 8538

Komunikačné zariadenie CM 8538 obsahuje tieto samostatné funkčné bloky:

- **synchrónny adaptér**, podporujúci bitovo orientované prenosové protokoly HDLC a SDLC a bytovo orientovaný protokol DDCMP s programovo nastaviteľnou rýchlosťou prenosu do 19 200 bit/s, pracujúci so systémom v režime DMA,
- **8 kanálový asynchrónny multiplexer**, pričom každý plne duplexný kanál má programovo nastaviteľnú rýchlosť prenosu do 19 200 bit/s,
- **paralelný adaptér pripojenia riadkovej tlačiarne s medzistykou IRPR 8 výstup** alebo alternatívne
- **paralelný interface IRPR16**, ktorý môže pracovať v režimoch: PAD 16, režime silo alebo v režime DMA.

Zariadenie je realizované na jednej 3/3 doske SMEP a prislúcha k nemu distribučný panel s pripojovacími konektormi pre jednotlivé prenosové kanály.

2.6.2. Adaptér zbernicovej lokálnej siete Ethernet

je inteligentné autonómne komunikačné zariadenie, vybavené vlastným 16-bitovým mikropočítačom na báze mikroprocesora T11, zabezpečujúce všetky funkcie pre komunikáciu cez zbernicovú lokálnu počítačovú sieť Ethernet. Je realizované na dvoch 3/3 doskách plošných spojov SMEP, z ktorých prvá obsahuje procesorový modul a druhá komunikačný modul. Mimo dosiek je umiestnený ochranný modul a pripojovací modul na

vlastný koaxiálny kábel. V zmysle definície siete adaptér zabezpečuje prenos dát cez štandardný koaxiálny kábel rýchlosťou 10 Mbit/s, ktorého max. dĺžka segmentu môže byť 500 m.

2.6.3. Riadiaca jednotka veľkokapacitných pevných diskov

umožňuje na Adaptér Spoločnej zbernice počítača SM 52/12 pripojiť 1 až 2 mechanizmy veľkokapacitných diskových pamätí s medzistykou SMD. Realizovaná je na jednej 3/3 doske SMEP.

2.7. Programové vybavenie, dodávané pre systém SM 52/12:

- testovacie programové vybavenie SM 52/12
- **VOS SM** - virtuálny operačný systém pre SM 52/12
- prekladače z jazykov Macro, FORTRAN, COBOL a BASIC
- sieťové programové vybavenie SYRPOS pre VOS SM

Porovnanie výkonného 32 bitového minipočítača SMEP SM 52/12 porovnatelným svetovým výrobkom

Model	SM 52/12	VAX 11/780
Architektúra	Porovnateľná	Porovnateľná
Počet súč. sprac. dátových bitov	32	32
Operačná pamäť (max.kapacita MB)	8/32	2/8
Cache pamäť (kapacita KB)	8	8
Zákaznícke mikroprogramovanie	Áno	Áno
Čas ADD /32 bit/ (ns)	?	?
Čas ADDD /64 bit/ (ns)	?	?
Počet inštrukcií	243	243
Začiatok výroby	1985	1979

